

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-156400

(43)Date of publication of application : 08.06.2001

(51)Int.Cl.

H01S 5/30

H01L 21/02

H01L 33/00

(21)Application number : 11-336712

(71)Applicant : KYOCERA CORP

(22)Date of filing : 26.11.1999

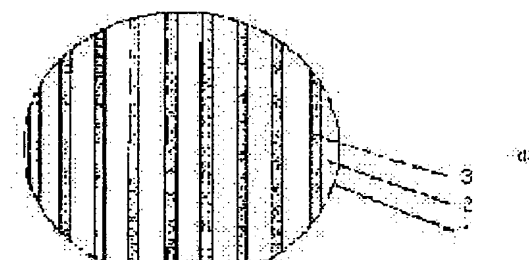
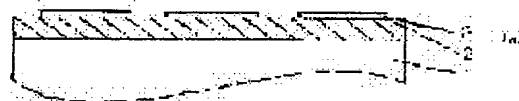
(72)Inventor : IWAMEJI KAZUAKI

### (54) METHOD FOR FORMING COMPOUND SEMICONDUCTOR SUBSTRATE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To solve the problem that a compound semiconductor layer formed on a compound semiconductor substrate can not be transferred onto a silicon substrate of large area.

**SOLUTION:** A stripe-like selective growth mask, a second buffer layer, an  $\text{Al}_x\text{Ga}_{1-x}\text{As}$  ( $0.9 \leq x \leq 1$ ) layer, and a compound semiconductor layer are formed sequentially on a first buffer layer formed on a compound semiconductor substrate. The second buffer layer, the  $\text{Al}_x\text{Ga}_{1-x}\text{As}$  ( $0.9 \leq x \leq 1$ ) layer, and the compound semiconductor layer are then etched partially in stripe shape in a direction intersecting the stripe direction of the selective growth mask and an  $\text{In}_y\text{Ga}_{1-y}\text{As}$  ( $0.05 \leq y \leq 0.6$ ) layer is formed on a silicon substrate. After bonding the compound semiconductor layer on the compound semiconductor substrate and the  $\text{In}_y\text{Ga}_{1-y}\text{As}$  ( $0.05 \leq y \leq 0.6$ ) layer on the silicon substrate, the  $\text{Al}_x\text{Ga}_{1-x}\text{As}$  ( $0.9 \leq x \leq 1$ ) layer is etched to strip the compound semiconductor substrate. In such a method for forming a compound semiconductor substrate, the stripe direction of the selective growth mask is set in the [011] or [0-11] direction of the compound semiconductor substrate.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-156400  
(P2001-156400A)

(43) 公開日 平成13年6月8日 (2001.6.8)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	キーワード*(参考)
H 0 1 S	5/30	H 0 1 S	5 F 0 4 1
H 0 1 L	21/02	H 0 1 L	B 5 F 0 7 3
	33/00		A

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21) 出願番号 特願平11-336712

(22) 出願日 平成11年11月26日 (1999. 11. 26)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 岩目地 和明

京都府相楽郡精華町光台3丁目5番地 京

セラ株式会社中央研究所内

Fターム(参考) 5F041 CA33 CA34 CA35 CA36 CA65

CA66 CA74 FF01

5F073 CA03 CB02 CB04 CB07 DA05

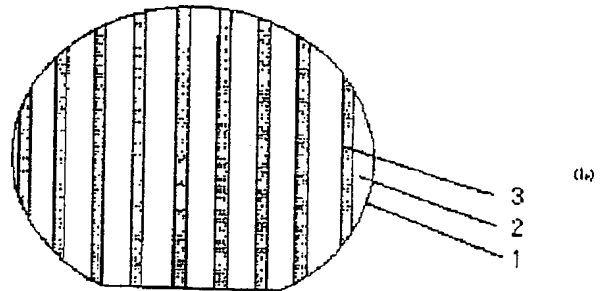
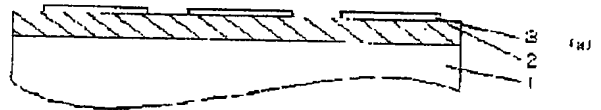
DA23 DA24 DA35

(54) 【発明の名称】 化合物半導体基板の形成方法

(57) 【要約】

【課題】 化合物半導体基板上に形成した化合物半導体層を大面積のシリコン基板に転写することができないという問題があった。

【解決手段】 化合物半導体基板上に形成した第1のバッファ層上に、ストライプ状の選択成長用マスク、第2のバッファ層、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層、および化合物半導体層を順次積層して形成し、この第2のバッファ層、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層、および化合物半導体層の一部を前記選択成長用マスクのストライプ方向と交差する方向にストライプ状にエッチングするとともに、シリコン基板に  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層を形成し、前記化合物半導体基板の化合物半導体層と前記シリコン基板の  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層とを貼り合わせた後、前記  $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層をエッチングして前記化合物半導体基板を剥離する化合物半導体基板の形成方法において、前記選択成長用マスクのストライプ方向が前記化合物半導体基板の  $[011]$  方向、または  $[0-11]$  方向に設定した。



## 【特許請求の範囲】

【請求項1】 化合物半導体基板上に形成した第1のバッファ層上に、ストライプ状の選択成長用マスク、第2のバッファ層、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層、および化合物半導体層を順次積層して形成し、この第2のバッファ層、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層、および化合物半導体層の一部を前記選択成長用マスクのストライプ方向と交差する方向にストライプ状にエッチングするとともに、シリコン基板に  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層を形成し、前記化合物半導体基板の化合物半導体層と前記シリコン基板の  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層とを貼り合わせた後、前記  $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層をエッチングして前記化合物半導体基板を剥離する化合物半導体基板の形成方法において、前記選択成長用マスクのストライプ方向が前記化合物半導体基板の [011] 方向、または [0-11] 方向に設定されていることを特徴とする化合物半導体基板の形成方法。

【請求項2】 前記シリコン基板上に形成する  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層の転位密度が  $1 \times 10^8 \text{ cm}^{-2}$  以下であり、かつこの  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層を形成した後のシリコン基板の反りによる曲率半径が70m以上であることを特徴とする請求項1に記載の化合物半導体基板の形成方法。

【請求項3】 前記化合物半導体基板が、ゲルマニウム、ガリウム砒素、またはインジウム燐のいずれか一種から成ることを特徴とする請求項1に記載の化合物半導体基板の形成方法。

【請求項4】 前記選択成長用マスクが  $SiO_2$  から成ることを特徴とする請求項1に記載の化合物半導体基板の形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は化合物半導体基板の形成方法に関し、特に  $GaAs$  などの化合物半導体層をシリコン基板上に転写して形成する化合物半導体基板の形成方法に関する。

## 【0002】

【従来の技術】  $GaAs$  のような化合物半導体基板は機械的に脆く、取扱いが難しい。また、良質で大面積の結晶基板が得られにくいなどの問題もある。この問題を解決するために、安価で、大面積で、高強度なシリコン基板上に、 $GaAs$  などの化合物半導体を形成する方法が提案されている。

【0003】 しかしながら、シリコン基板上に  $GaAs$  などの化合物半導体をエピタキシャル成長させた場合、良好な特性を持つ化合物半導体デバイスを形成することが困難である。これは、シリコン基板とエピタキシャル層との格子定数差、熱膨張係数差により、エピタキシャル層表面に  $1 \times 10^6$  個  $\text{cm}^{-2}$  以上の結晶欠陥が発生す

るためである。この結晶欠陥に起因して、シリコン基板上に形成した化合物半導体層を用いる半導体デバイス（レーザー・ダイオード、発光ダイオード、あるいは電界効果トランジスタなど）では、特性や信頼性が大幅に低下する。

【0004】 シリコン基板上に欠陥の少ない化合物半導体層を形成する方法として、特開平6-90061号公報や特開平9-63951号公報では、化合物半導体基板上に形成した化合物半導体層をシリコン基板に貼り合わせる方法が示されている。この従来の技術を図6を用いて説明する。

【0005】 まず、図6(a)に示すように、ガリウム砒素基板11に厚み0.1~2 $\mu\text{m}$ 程度のガリウム砒素からなるバッファ層12、選択エッチング層として厚み100~1000 $\text{\AA}$ 程度のアルミニウム砒素層13、およびデバイスの活性層となる化合物半導体層14を順次エピタキシャル成長させる。

【0006】 次に、図6(b)に示すように、化合物半導体層14にシリコン基板15を当接させて水素ガス中でアニールすることで、化合物半導体層14にシリコン基板15を貼りつける。

【0007】 その後、図6(c)に示すように、ふっ酸系のエッチャントでアルミニウム砒素層13をエッチング除去する。これにより、デバイスの活性層を含む化合物半導体層14をシリコン基板15に転写することができる。

## 【0008】

【発明が解決しようとする課題】 しかしながら、この方法では、側面側からのエッチング液の回り込み距離に限度があるため、数cm角の大きさでの貼り合わせが限界であり、大面積の半導体基板を用いるプロセスには不向きであるという問題がある。

【0009】 本発明は、このような従来の問題点に鑑みてなされたものであり、化合物半導体基板上に形成した化合物半導体層を大面積のシリコン基板に転写することができないという従来の問題点を解消した化合物半導体基板の形成方法を提供することを目的とする。

## 【0010】

【課題を解決するための手段】 上記目的を達成するために、請求項1の発明に係る化合物半導体基板の形成方法では、化合物半導体基板上に形成した第1のバッファ層上に、ストライプ状の選択成長用マスク、第2のバッファ層、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層、および化合物半導体層を順次積層して形成し、この第2のバッファ層、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層、および化合物半導体層の一部を前記選択成長用マスクのストライプ方向と交差する方向にストライプ状にエッチングするとともに、シリコン基板に  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層を形成し、前記化合物半導体基板の化合物半導体層と前記シリコン基板の  $In_yGa_{1-y}$

As ( $0.05 \leq y \leq 0.6$ ) 層とを貼り合わせた後、前記  $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層をエッチングして前記化合物半導体基板を剥離する化合物半導体基板の形成方法において、前記選択成長用マスクのストライプ方向が前記化合物半導体基板の  $[011]$  方向、または  $[0-11]$  方向に設定されていることを特徴とする。

【0011】上記化合物半導体基板の形成方法では、前記シリコン基板上に形成する  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層の転位密度が  $1 \times 10^8 \text{ cm}^{-2}$  以下であり、かつこの  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層を形成した後のシリコン基板の反りによる曲率半径が  $70 \text{ m}$  以上であることが望ましい。

【0012】また、上記化合物半導体基板の形成方法では、前記化合物半導体基板が、ゲルマニウム、ガリウム砒素、またはインジウム燐のいずれか一種から成ることが望ましい。

【0013】また、上記化合物半導体基板の形成方法では、前記選択成長用マスクが  $SiO_2$  から成ることが望ましい。

【0014】

【作用】上記のように構成すると、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層はメサエッチングによって形成された側面、および選択成長時に生じた空洞部からエッチング液が入り込むため、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層を短時間で大面積にわたってエッチング除去することが可能となる。そのため、シリコン基板に目的の化合物半導体層を簡便に形成できる。

【0015】

【発明の実施の形態】以下、本発明の各請求項に係る実施形態を詳細に説明する。まず、図1(a)に示すように、化合物半導体基板1をMOCVD装置やMBE装置などに搬入して、GaAsなどからなる第1のバッファ層2を成長し、この上にストライプ状の選択成長用マスク3を  $SiO_2$ 、 $SiNy$  など形成する。良質なエピタキシャル成長膜を得るためには、 $SiO_2$  が最適である。

【0016】化合物半導体基板1は、ゲルマニウム、ガリウム砒素、またはインジウム燐のうちのいずれかから成る。これらの化合物半導体基板1は、シリコン基板に比べて結晶性の良好な化合物半導体層を成長することができる。また、アルミニウム砒素の選択エッチング層を挿入したバッファ層を形成するためにも、その両者が結晶性よく成長できる基板として、ゲルマニウム、ガリウム砒素、インジウム燐のうちのいずれかから成る基板が望ましい。ゲルマニウム、ガリウム砒素、インジウム燐などの基板は繰り返して使用できるため、製造コストの低減につながる。

【0017】選択成長用マスク3のストライプは、幅  $L1 = 1 \sim 10 \mu\text{m}$ 、間隔  $1 \sim 10 \mu\text{m}$ 、厚みは  $0.1 \sim$

$1 \mu\text{m}$  程度である。 $L1$  が  $1 \mu\text{m}$  より小さい場合、後述する空洞部7が小さく、後のエッチング工程のときのエッチング液の回り込みが不十分である。 $L1$  が  $10 \mu\text{m}$  より大きい場合、逆に空洞部7が大きすぎて、第2のバッファ層4が厚くなるため、工程時間の長時間化や化合物半導体基板1へのストレスが大きくなる。

【0018】図1(b)は基板1を上から見た図である。選択成長用マスク3のストライプの方向は、 $[011]$  方向、または  $[0-11]$  方向（オリフラと直交する方向）にパターンニング形成する。この上にエピタキシャル成長すると、 $(111)$  B面による成長によって選択成長用マスク3の上部に空洞を形成することができ、この選択成長用マスク3のストライプの方向が  $5^\circ$  以上ずれると、エピタキシャル成長時に横方向成長が進行し、選択成長用マスク3の上部に空洞7が形成できなくなり、エッチング時のエッチング液の回り込みが起きなくなる。

【0019】次に、図2(a)に示すように、化合物半導体基板1を再度MOCVD装置やMBE装置などに搬入して、第2のバッファ層4、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層5、GaAsなどからなる化合物半導体層6を同一装置内で順次形成する。このとき選択成長用マスク3上の第2のバッファ層4と  $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層5にかけて空洞7が形成される。第2のバッファ層4の膜厚は空洞7の頂点に当たる部分が  $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層5の中間となるように設定する。

【0020】次に、図3(a)(b)に示すように、通常のフォトリソグラフィとエッチングで、選択成長用マスク3のストライプと交差する方向、望ましくは直行する方向に、第2のバッファ層4、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層5、および化合物半導体層6をストライプ状にエッチングする。エッチングは硫酸あるいはリン酸および過酸化水素水と水との混合液によるウェットエッチング、または塩素ガスのプラズマによるドライエッチングで行い、選択成長用マスク3のストライプが露出するところまでエッチングする。 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ ) 層5をエッチング除去する際のエッチング液の通路を形成するためである。なお、図3(b)は、図3(a)のA部を斜めから見た拡大断面図である。

【0021】次に、図4に示すように、化合物半導体基板1上に形成した化合物半導体層6と  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層9がエピタキシャル成長されたシリコン基板10上の  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層9とを当接させ、この当接部分を  $10 \sim 50 \text{ Pa}$  の圧力で加圧して、水素雰囲気  $200 \sim 500^\circ\text{C}$  で30分から数時間のアニールを行って貼り合わせる。シリコン基板10への  $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ ) 層9の成長はMOCVD法やMBE法

による2段階成長によって行う。 $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ )層9のIn組成が0.6より大きい場合は単結晶薄膜を成長することができず、良好な貼り合わせ強度が得られない。また、In組成が0.05より小さいとシリコン基板10の反りによる曲率半径が70 $\mu$ mより小さくなり、貼り合わせ強度の低下やクラックの発生などが生じる。

【0022】次に、図5に示すように、ふっ酸系のエッチング液で $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ )層5を除去し、デバイスの活性層を含む化合物半導体層6を $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ )層9を介してシリコン基板10に転写する。エッチャントは第2のパッファ層4、 $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ )層5、および化合物半導体層6をストライプ状にエッチング除去した領域を経由して空洞7から回り込むため、短時間で大面積のエッチングが可能である。

【0023】

【発明の効果】以上のように、本発明に係る化合物半導体基板の形成方法では、化合物半導体層を選択的に成長させる選択成長用マスクのストライプ方向を化合物半導体基板の[011]方向、または[0-11]方向に設定して、化合物半導体層を形成した後にシリコン基板に転写することから、シリコン基板上に結晶欠陥の少ない化合物半導体層を転写して形成できる。これにより、機械的強度が高く、熱伝導性の良好なシリコン基板の特徴

を生かした良好な特性を持つ化合物半導体デバイスを形成できる。

【図面の簡単な説明】

【図1】請求項1に係る化合物半導体基板の形成方法における選択成長マスクの形成工程を示す図である。

【図2】請求項1に係る化合物半導体基板の形成方法における化合物半導体層の形成工程を示す図である。

【図3】請求項1に係る化合物半導体基板の形成方法における化合物半導体層のエッチング工程を示す図である。

【図4】請求項1に係る化合物半導体基板の形成方法におけるシリコン基板の貼りつけ工程を示す図である。

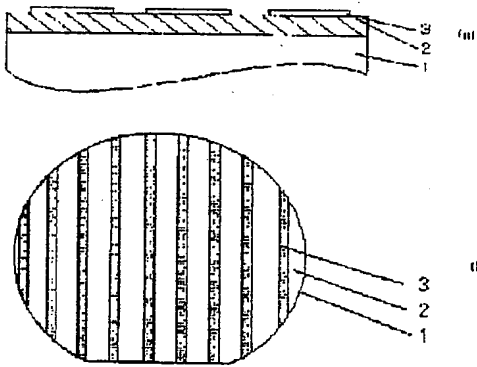
【図5】請求項1に係る化合物半導体基板の形成方法におけるシリコン基板の剥離工程を示す図である。

【図6】従来の化合物半導体基板の形成方法を示す図である。

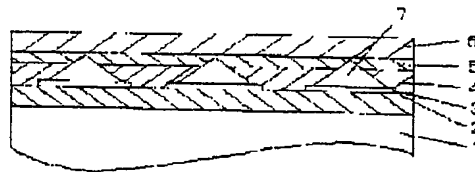
【符号の説明】

1・・・化合物半導体基板、2・・・第1のパッファ層、3・・・選択成長用マスク、4・・・第2のパッファ層、5・・・ $Al_xGa_{1-x}As$  ( $0.9 \leq x \leq 1$ )層、6・・・化合物半導体層、7・・・空洞部、8・・・メサ部の溝、9・・・ $In_yGa_{1-y}As$  ( $0.05 \leq y \leq 0.6$ )層、10・・・シリコン基板、L1・・・選択成長用マスクのストライプ幅

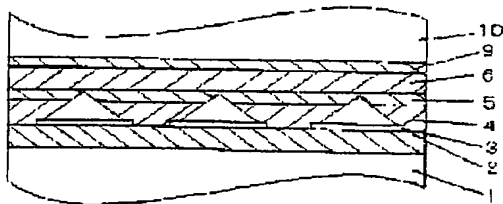
【図1】



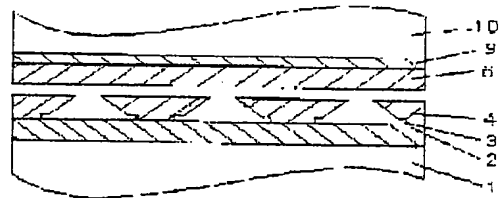
【図2】



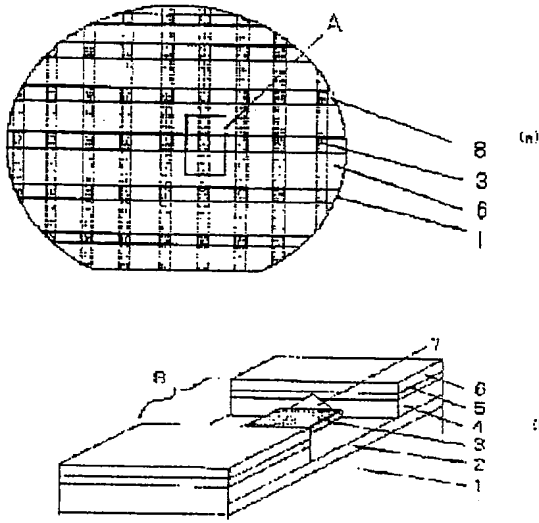
【図4】



【図5】



【図3】



【図6】

